

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-224230

(43)公開日 平成6年(1994)8月12日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/363		8122-4M		
21/28	3 0 1 B	7376-4M		
33/00	E	7376-4M		
H 0 1 S 3/18				

審査請求 有 請求項の数 3 O L (全 5 頁)

(21)出願番号 特願平5-12183

(22)出願日 平成5年(1993)1月28日

(71)出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72)発明者 屋敷 健一郎

東京都港区芝五丁目7番1号日本電気株式
会社内

(72)発明者 岩田 普

東京都港区芝五丁目7番1号日本電気株式
会社内

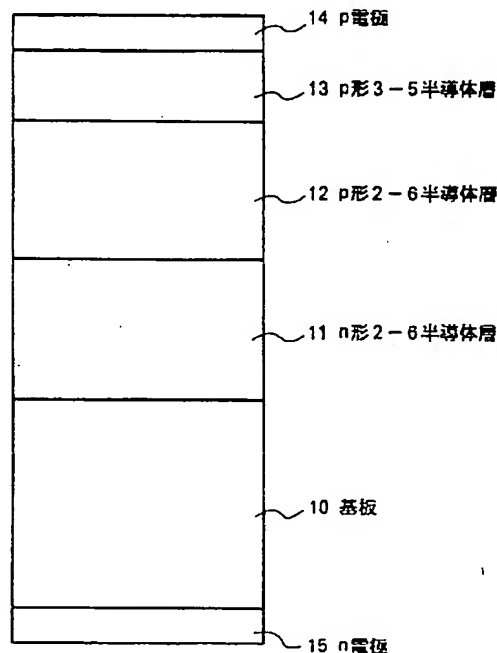
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 2-6族化合物半導体p形電極構造

(57)【要約】

【目的】 イオウ(S)またはセレン(Se)を含むp形2-6族化合物半導体へのホールの注入を容易にし、p電極の抵抗を小さくする。

【構成】 イオウ(S)またはセレン(Se)を含むp形2-6族化合物半導体からなるp形2-6半導体層12に隣接して、AlGaAsからなるp形3-5半導体層13を有している。AlGaAs混晶の価電子帯端のエネルギー位置は2-6半導体と金属のフェルミレベルの中間にあり、p形3-5半導体層13中ではp形2-6半導体層12界面で低く、p電極14界面で高くなっている。p形3-5半導体層13の導入により各界面での障壁が小さくなり、ホールの注入が容易になり、p電極の抵抗が大幅に減少する。このため発光ダイオードの印加電圧は低くなり、強い青色発光が得られる。



【特許請求の範囲】

【請求項1】 イオウ(S)またはセレン(Se)を含むp形2-6族化合物半導体材料からなるp形2-6半導体層を有する半導体装置において、前記p形2-6半導体層に隣接して、これと格子長が等しいか、または格子長が異なる臨界膜厚以下の、p形 $Al_xGa_{1-x}As$ ($0 \leq x < 1$) 半導体からなるp形3-5半導体層を有し、前記p形3-5半導体層上にp電極を有し、前記p形3-5半導体層のAl組成が前記p電極部で零または特定の値であり、前記p形2-6半導体層に近づくにつれ連続的にまたは階段状に増加していることを特徴とする2-6族化合物半導体p形電極構造。

【請求項2】 イオウ(S)またはセレン(Se)を含むp形2-6族化合物半導体材料からなるp形2-6半導体層を有する半導体装置において、前記p形2-6半導体層に隣接して、これと格子長が等しいかまたは格子長が異なる臨界膜厚以下のp形 $Al_xGa_{1-x}As$ / $Al_xGa_{1-x}As$ 超格子 ($0 \leq x < 1$, $0 \leq x < 1$) からなるp形3-5半導体層を有し、前記p形3-5半導体層上にp電極を有し、前記p形3-5半導体層の価電子帯端のエネルギー位置が前記p電極部で高く、前記p形2-6半導体層に近づくにつれ連続的にまたは階段状に低くなっていることを特徴とする2-6族化合物半導体p形電極構造。

【請求項3】 p形3-5半導体層とp電極との間に、前記p形3-5半導体層の価電子帯端のエネルギー位置よりも価電子帯端が高いp形GaAs一層以上からなる第二p形3-5半導体層を有することを特徴とする請求項1または請求項2記載の2-6族化合物半導体p形電極構造。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、p形2-6族化合物半導体層を有する半導体装置、特に青色発光素子、発光ダイオード、半導体レーザに関する。

【0002】

【従来の技術】イオウ(S)またはセレン(Se)を含む2-6族化合物半導体材料($ZnSe$ 、 ZnS 、 $ZnSSe$ 、 $ZnCdSSe$ 等)は、禁制帯幅が大きく青色発光素子の材料として用いられている。ホールを注入するためのp電極は、p形 $ZnSe$ 上にAuを蒸着した構造である。アプライド フィジックス レターズ(Applied Physics Letters)第59巻1272頁 1991年参照。

【0003】

【発明が解決しようとする課題】しかしながら、イオウまたはセレンを含む2-6族化合物半導体材料の価電子帯端のエネルギー位置が金属のフェルミレベルよりかなり低い場合、このような構造ではショットキー性の電極になってしまい、抵抗が大きく立ち上がり電圧が高いと

いう問題を有していた。

【0004】本発明の目的は、p形2-6族化合物半導体の電極の抵抗の小さくすることにある。

【0005】

【課題を解決するための手段】本発明の2-6族化合物半導体p形電極構造は、イオウ(S)またはセレン(Se)を含むp形2-6族化合物半導体材料からなるp形2-6半導体層を有する半導体装置において、前記p形2-6半導体層に隣接して、これと格子長が等しいかまたは格子長が異なる臨界膜厚以下のp形 $Al_xGa_{1-x}As$ ($0 \leq x < 1$) 半導体または超格子からなるp形3-5半導体層を有し、前記p形3-5半導体層上に直接または第二p形3-5半導体層を介してp電極を有し、前記p形3-5半導体層の価電子帯端のエネルギー位置が前記p電極部で高く、前記p形2-6半導体層に近づくにつれ連続的にまたは階段状に低くなっており、前記第二p形3-5半導体層が前記p形3-5半導体層の価電子帯端のエネルギー位置よりも価電子帯端が高いことを特徴とする。

【0006】

【作用】イオウまたはセレンを含む2-6族化合物半導体材料の価電子帯端のエネルギー位置は金属のフェルミレベルより1eV以上低い。このため、2-6半導体にホールを注入しようとするとき、そのヘテロ界面に1eV以上の障壁が存在し、抵抗が大きく、立ち上がり電圧は20V以上である。また、半導体基板として広く用いられているp形GaAs上にp形2-6半導体層を形成し、GaAs層よりホールを注入しようとするとき、やはり2-6半導体とGaAsの価電子帯端のエネルギー位置の違いにより1eV程度の障壁が存在し、抵抗が大きく、立ち上がり電圧が20V以上となる。

【0007】AlGaAs混晶半導体の価電子帯端のエネルギー位置は金属のフェルミレベルとイオウまたはセレンを含む2-6族化合物半導体の価電子帯端の中間にある。AlGaAs半導体の組成を制御して、価電子帯端の位置を金属との界面では金属のフェルミレベルにほぼ等しくし、2-6半導体層に近づくにつれ低くしていくことができる。2-6半導体との界面での障壁は大幅に低減され、ホールの注入は容易となる。また、AlGaAs混晶では、GaとAlの組成を変えることにより、格子長を変えずに価電子帯端の位置を変化させることができ、作製上も容易である。

【0008】

【実施例】本発明について図面を参照して説明する。図1は、第1の発明の一実施例を示す断面図である。

【0009】n形GaAsからなる基板10上にC1添加した $ZnSe_{0.97}Se_{0.03}$ からなるn形2-6半導体層11(厚さ $1\mu m$ 、 $n=1 \times 10^{18} cm^{-3}$)とN添加した $ZnSe_{0.97}Se_{0.03}$ からなるp形2-6半導体層12(厚さ $1\mu m$ 、 $p=5 \times 1$

0.17 cm^{-3}) を分子線エビタキシ (MBE) 法により成長し、Be を添加した $\text{Al}_{1-x}\text{Ga}_x\text{As}$ からなる p 形 3-5 半導体層 13 (厚さ 200 nm , $p=1 \times 10^{19} \text{ cm}^{-3}$) を MBE 法により成長し、AuZn からなる p 電極 14 (厚さ 300 nm)、AuGeNi からなる n 電極 15 (厚さ 300 nm) を真空蒸着法により形成したのち、 300°C で 10 分加熱して発光ダイオードを作製した。

【0010】 $\text{Al}_{1-x}\text{Ga}_x\text{As}$ 層の Al 組成 x を p 形 2-6 半導体層 12 との界面で 0.7 であり、p 電極 10 に近づくにつれ連続的に小さくし、p 電極 14 との界面において零とする。この構造では価電子帯端は連続的に変化し p 形 2-6 半導体層 12 界面で低く、p 電極 14 界面で高くなっていてホールは容易に p 形 2-6 半導体層 12 へ注入される。p 形 2-6 半導体層 12 と p 形 3-5 半導体層 13 の格子長は等しく、格子欠陥の無い良好な半導体層が形成された。p 形 3-5 半導体層 13 の導入により p-n 接合順方向に電流を流すために必要な印加電圧は 5 V と低くなり、良好な発光特性が得られた。これは、p 形 2-6 半導体層 12 と p 形 3-5 半導体層 13 との界面、p 形 3-5 半導体層 13 と p 電極 14 との界面での障壁が小さくなったためである。

【0011】上述の実施例では GaAs 基板を用い、これと格子整合した 2-6 半導体材料に用いたが、これに限らず、InP 基板上に格子整合した ZnCdSSe 系において、AlGaAs とは格子長の異なる半導体基板上に格子整合した 2-6 半導体層上に臨界膜厚以下の AlGaAs 混晶を用いてもよい。

【0012】図 2 は、第 2 の発明の一実施例を示す断面図である。

【0013】n 形 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ からなる基板 20 上に、Cl 添加した $\text{ZnS}_{0.07}\text{Se}_{0.93}$ からなる n 形 2-6 半導体層 21 (厚さ $1 \mu\text{m}$, $n=1 \times 10^{18} \text{ cm}^{-3}$) と $\text{Zn}_{0.8}\text{Cd}_{0.2}\text{Se}$ からなる活性層 22 (厚さ 10 nm)、N 添加した $\text{ZnS}_{0.07}\text{Se}_{0.93}$ からなる p 形 2-6 半導体層 23 (厚さ $1 \mu\text{m}$, $p=5 \times 10^{17} \text{ cm}^{-3}$)、Be を添加した AlAs/GaAs 超格子からなる p 形 3-5 半導体層 24 ($p=1 \times 10^{19} \text{ cm}^{-3}$) を MBE 法により成長し、AuZn からなる p 電極 25 (厚さ 300 nm)、AuGeNi からなる n 電極 26 (厚さ 300 nm) を真空蒸着法により形成して発光ダイオードを作製した。p 形 3-5 半導体層 24 の超格子構造は、AlAs 層の厚さが 3 nm と一定で、GaAs 層の厚さが p 形 2-6 半導体層 23 との界面で 0.5 nm であり、p 電極 25 に近づくにつれ一周期毎に 0.5 nm づつ広がっており、p 電極 25 との界面で 20 nm である。p-n 接合順方向に電流を流すために必要な印加電圧は 4 V と低くなり、強い青色発光が得られた。これは、p

形 3-5 半導体層 24 の価電子帯端が連続的に変化して、p 形 2-6 半導体層 23 に近づくにつれ低くなっていて、ホールが容易に注入されるためである。

【0014】上述の実施例では GaAs 基板を用い、これと格子整合した 2-6 半導体材料に AlAs/GaAs 超格子を用いたが、これに限らず、InP 基板上に格子整合した ZnCdSSe 系において、 $\text{Al}_{1-x}\text{Ga}_x\text{As}/\text{Al}_{1-x}\text{Ga}_x\text{As}$ 超格子を臨界膜厚以下で用いるなど、AlGaAs とは格子長の異なる半導体基板上に格子整合した 2-6 半導体層上に臨界膜厚以下の $\text{Al}_{1-x}\text{Ga}_x\text{As}/\text{Al}_{1-x}\text{Ga}_x\text{As}$ 超格子を用いてもよい。

【0015】図 3 は、第 3 の発明の一実施例を示す断面図である。

【0016】p 形 GaAs 基板からなる第二 p 形 3-5 半導体層 30 (厚さ $350 \mu\text{m}$) 上に、Be を添加した $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ (厚さ 100 nm , $p=1 \times 10^{19} \text{ cm}^{-3}$)、 $\text{Al}_{0.6}\text{Ga}_{0.4}\text{As}$ (厚さ 100 nm , $p=1 \times 10^{18} \text{ cm}^{-3}$)、AlAs (厚さ 10 nm , $p=1 \times 10^{18} \text{ cm}^{-3}$) からなる p 形 3-5 半導体層 31 を MBE 法により成長したのち、N 添加した $\text{ZnS}_{0.07}\text{Se}_{0.93}$ からなる p 形 2-6 半導体層 32 (厚さ $2 \mu\text{m}$, $p=5 \times 10^{17} \text{ cm}^{-3}$)、 $\text{Zn}_{0.8}\text{Cd}_{0.2}\text{Se}$ からなる活性層 33 (厚さ 10 nm)、Cl 添加した $\text{ZnS}_{0.07}\text{Se}_{0.93}$ からなる n 形 2-6 半導体層 34 (厚さ $2 \mu\text{m}$, $n=1 \times 10^{18} \text{ cm}^{-3}$) とを MBE 法により成長し、In からなる n 電極 35 (厚さ 300 nm)、AuZn からなる p 電極 36 (厚さ 300 nm) を真空蒸着法により形成し、へき開により反射面を形成して青色発光半導体レーザを作製した。

【0017】p 電極 36 より注入されたホールは、第二 p 形 3-5 半導体層 30 から p 形 3-5 半導体層 31 を介し p 形 2-6 半導体層 32 に注入される。第二 p 形 3-5 半導体層 30 の価電子帯端は p 形 2-6 半導体層 32 に比べて高く、p 形電極 36 よりホールは容易に注入される。立ち上がり電圧は 4 V と低く、室温でのレーザ発振が得られた。

【0018】上述の実施例では、第二 p 形 3-5 半導体層として p 形 GaAs 層一層を用いたが、これに限らず、一部に GaAs/AlAs 超格子バッファ層など含んでもよい。

【0019】図 4 は、第 3 の発明の別の実施例を示す断面図である。

【0020】p 形 GaAs 基板からなる第二 p 形 3-5 半導体層 40 (厚さ $350 \mu\text{m}$) 上に、Be を添加した AlAs/ $\text{Al}_{1-x}\text{Ga}_x\text{As}$ 超格子からなる p 形 3-5 半導体層 41 ($p=1 \times 10^{19} \text{ cm}^{-3}$) を MBE 法により成長したのち、N 添加した $\text{ZnS}_{0.07}\text{Se}_{0.93}$ からなる p 形 2-6 半導体層 42 (厚さ 1μ

5

m, $p = 5 \times 10^{17} \text{ cm}^{-3}$); Cl添加したZnSeからなるn形2-6半導体層43(厚さ $1 \mu\text{m}$, $n = 1 \times 10^{18} \text{ cm}^{-3}$)とをMBE法により成長し、Inからなるn電極44(厚さ 300 nm)、AuZnからなるp電極45(厚さ 300 nm)を真空蒸着法により形成し、青色発光ダイオードを作製した。p形3-5半導体層41の超格子構造は、各層の厚さが 1 nm と一定で、 $\text{Al}_z\text{Ga}_{1-z}\text{As}$ 層のAl組成zがp形2-6半導体層42との界面で1であり、一周期毎に 0.02 ずつ減少して、第二p形3-5半導体層40との界面で零となっている。この構造では価電子帯端は連続的に変化し、p形2-6半導体層42界面で低く、第二p形3-5半導体層40界面で高くなっていて、ホールは容易にp形2-6半導体層42へ注入される。

【0021】作製した発光ダイオードの立ち上がり電圧は 5 V と低く、強い青色発光がえられた。

【0022】上述の実施例では、第二p形3-5半導体層としてp形GaAs層一層を用いたが、これに限らず、一部にGaAs/AlAs超格子バッファ層などを含んでいてもよい。

【0023】

【発明の効果】以上説明したように、本発明によりp形2-6半導体層へのホールの注入が容易になり、p電極での抵抗がさがり、発光素子に適用した場合良好な青色発光素子が実現できる。

【図面の簡単な説明】

【図1】第1の発明の実施例を示す断面図である。

【図2】第2の発明の実施例を示す断面図である。

【図3】第3の発明の実施例を示す断面図である。

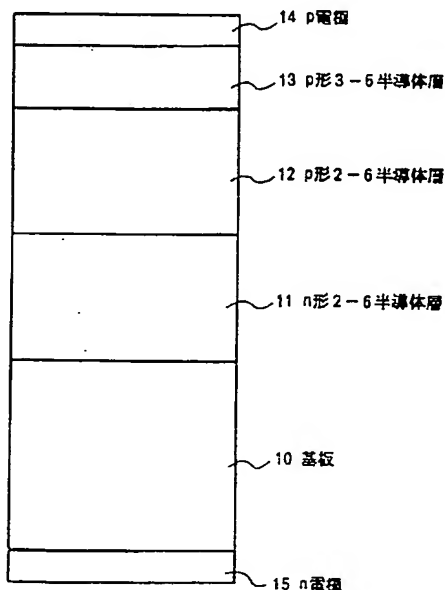
6

【図4】第3の発明の別の実施例を示す断面図である。

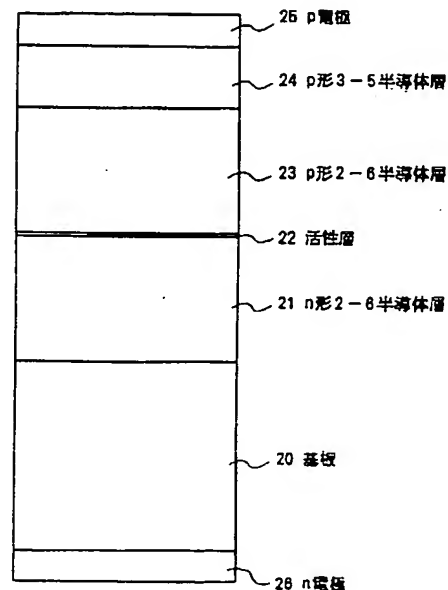
【符号の説明】

10	基板
11	n形2-6半導体層
12	p形2-6半導体層
13	p形3-5半導体層
14	p電極
15	n電極
20	基板
21	n形2-6半導体層
22	活性層
23	p形2-6半導体層
24	p形3-5半導体層
25	p電極
26	n電極
30	第二p形3-5半導体層
31	p形3-5半導体層
32	p形2-6半導体層
33	活性層
34	n形2-6半導体層
35	n電極
36	p電極
40	第二p形3-5半導体層
41	p形3-5半導体層
42	p形2-6半導体層
43	n形2-6半導体層
44	n電極
45	p電極

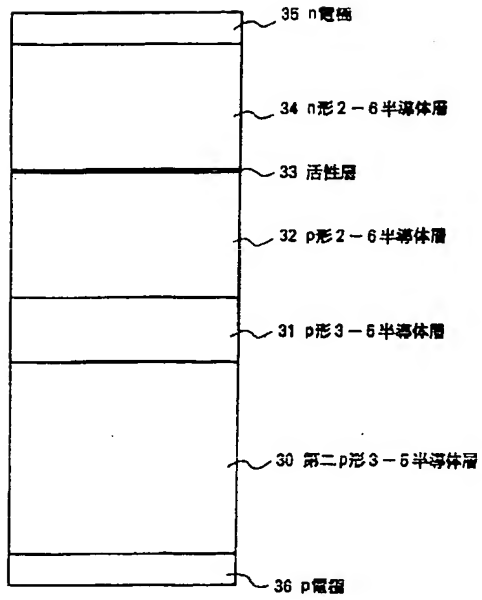
【図1】



【図2】



【図3】



【図4】

